

PAT-NO: JP357176762A

DOCUMENT-IDENTIFIER: JP 57176762 A

TITLE: SEMICONDUCTOR DEVICE

PUBN-DATE: October 30, 1982

INVENTOR-INFORMATION:

NAME

NAKAMAE, MASAHIKO

ASSIGNEE-INFORMATION:

NAME	COUNTRY
NEC CORP	N/A

APPL-NO: JP56060888

APPL-DATE: April 22, 1981

INT-CL (IPC): H01L029/72, H01L029/46

US-CL-CURRENT: 257/E29.173

ABSTRACT:

PURPOSE: To implement a high speed operation with a high yield rate and high reliability, in a bipolar transistor with a Schottky barrier diode, by providing a wiring metal film through a film which prevents the reaction between metal silicide and wiring metal.

CONSTITUTION: An SiO₂ film 14 is provided on a P type base region 12 in an N type Si region 11. An Al electrode 18 is provided on a platinum silicide film 16 at the part of Schottky barrier diode (SBD) through a film 17 comprising Ti and W which prevents the reaction with the platinum silicide. Meanwhile, a polysilicon film 15 including high impurity gallium is provided on an N<SP>+</SP> type emitter region 13. An Al electrode 18 is provided thereon through a film 17 comprising Ti and W. Thus a fine pattern, which is operated at a high speed, and multilayer wiring can be provided.

COPYRIGHT: (C)1982,JPO&Japio

⑨ 日本国特許庁 (JP)

⑩ 特許出願公開

⑪ 公開特許公報 (A)

昭57—176762

⑫ Int. Cl.³
H 01 L 29/72
29/46

識別記号

庁内整理番号
7514—5F
7638—5F⑬ 公開 昭和57年(1982)10月30日
発明の数 1
審査請求 未請求

(全 3 頁)

⑭ 半導体装置

⑮ 特 願 昭56—60888
⑯ 出 願 昭56(1981)4月22日
⑰ 発明者 中前正彦

東京都港区芝五丁目33番1号日本電気株式会社内

⑮ 出願人 日本電気株式会社
東京都港区芝5丁目33番1号
⑯ 代理人 弁理士 内原晋

明 論 書

1. 発明の名称

半導体装置

2. 発明請求の範囲

半導体基板の一主表面に形成されたバイポーラトランジスタと、該バイポーラトランジスタのクランプ用として該トランジスタのコレクタ領域とベース領域との間に形成されたショットキーパリアダイオード(以下SBDと略記する)クランプ付きバイポーラトランジスタの新規な構造構造を有する半導体装置に関するものである。

従来、バイポーラトランジスタにおいて高遮断動作を実現する為にポリシリコン膜にN型不純物を含ませて熱処理を行い、換いエミッタ接合を形成する事が行なわれている。また、さらにSBDクランプ付きの構成にして高遮断化が計られている。このSBDは、通常高融点金属のシリサイド膜、例えばPtSi膜、PdSi膜等が用いられる。従来の構成においては、このシリサイド膜はエミッタ上のポリシリコン膜の上にも同時に形成される様になっていた。この時、ポリシリコン膜上に形成されるシリサイド膜は高融点金属がポリシリコン膜の厚さ全部と反応して、さらに単結晶シリコン表面に形成されているエミッタ側膜表面と反応する事のない様に設けられねばならない。さもなくとも、エミッタ接合がシリサイド膜により破壊

3. 発明の詳細な説明

本発明は半導体装置に係り、特にショットキーパリアダイオード(以下SBDと略記する)クランプ付きバイポーラトランジスタの新規な構造構造を有する半導体装置に関するものである。

従来、バイポーラトランジスタにおいて高遮断動作を実現する為にポリシリコン膜にN型不純物を含ませて熱処理を行い、換いエミッタ接合を形成する事が行なわれている。また、さらにSBDクランプ付きの構成にして高遮断化が計られている。このSBDは、通常高融点金属のシリサイド膜、例えばPtSi膜、PdSi膜等が用いられる。従来の構成においては、このシリサイド膜はエミッタ上のポリシリコン膜の上にも同時に形成される様になっていた。この時、ポリシリコン膜上に形成されるシリサイド膜は高融点金属がポリシリコン膜の厚さ全部と反応して、さらに単結晶シリコン表面に形成されているエミッタ側膜表面と反応する事のない様に設けられねばならない。さもなくとも、エミッタ接合がシリサイド膜により破壊

されてしまうからである。この為、SBDの特徴上必要な高融点金属膜が決まると、ポリシリコン膜上ではこの金属膜の約2倍の厚さのポリシリコンが反応してシリサイド膜が形成されるので、シリサイド化しない部分のポリシリコン膜をある程度見込み、通常ポリシリコン膜は前記金属膜の3倍程度以上の厚さで設けられる。しかし、ポリシリコンと前記金属膜とが反応してシリサイド膜が形成される時、その反応はポリシリコンの粒界に沿って進行しやすく、局所的にポリシリコン膜を貫ぬいて半導体側までシリサイド膜が形成される事が知る。この様なポリシリコンの粒界に沿ったシリサイド形成反応は信頼性上重大な問題をかかえている。そこでポリシリコン膜は前記厚さよりもさらに大きな余裕をもって厚く設ける必要がある。しかし、ポリシリコン膜が厚く設けられるとエミッタ抵抗が高くなり、トランジスタの高速化には極めて不利であり、さらに電極部の大きな良差はパターンの微細化に対して大きな問題点を引き起し、かつ、多層配線構造を考える場合に重大

特開昭57-176782(2)

な欠点となる。

本発明の目的は上述の従来の構造の欠点を除去し、高い歩留りで、かつ高信頼性の高速動作を実現し得るSBDタップ付バイポーラトランジスタを得る事の出来る半導体装置を提供する事である。

本発明の特徴は、半導体基板の一主表面に形成されたバイポーラトランジスタと、このバイポーラトランジスタのタップ用としてとのトランジスタのコレクタ領域とベース領域との間に形成されたショットキーパリアダイオードを含む半導体装置において、そのショットキーパリアダイオードの金属シリサイド膜上にその金属シリサイド膜と配線金属との反応を防止する膜を介して金属配線膜が形成され、前記トランジスタのエミッタ電極取り出し端口部が導電性多結晶シリコン膜で覆われ、そのシリコン膜上に前記金属シリサイド膜と配線金属との反応を防止する膜を介して前記金属配線膜が形成されている半導体装置にある。すなわち、ショットキーパリアダイオードタップ

付きバイポーラトランジスタにおいて、ショットキーパリアダイオード上の電極構成が、金属シリサイド膜の上に金属シリサイドと配線金属との反応を防止する膜が設けられ、その上に配線金属膜が設けられて構成されており、かつエミッタ上の電極構成が、N型不純物を含むポリシリコン膜の上に、上記の金属シリサイドと配線金属との反応を防止する膜が設けられ、その上に配線金属膜が設けられて構成されている事を特徴とする半導体装置の構造にある。

以下、本発明の一実施例について、図面を用いて詳細に説明する。

第1図は、従来のSBDタップ付バイポーラトランジスタの構造を説明する為の図である。N型シリコン領域1の表面にP型ベース領域2及びN⁺型エミッタ領域3が形成されている。4は表面保護膜である。SBD部分は金属シリサイド膜6と配線金属膜8との間に両者の反応を防止する為の介在膜7が設けられている。一方、エミッタ部分は高濃度のN型不純物を含むポリシリコン膜

5の上に金属シリサイド膜9が形成され、その上に前記介在膜7が設けられ、さらにその上に配線金属膜8が設けられる。この様な従来の構造では、エミッタ上のポリシリコン膜5を厚くする必要があり、さらに、その上に形成されるシリサイド膜9の底部で図に示す様に局部的に深く反応が進行し、エミッタ領域3の複合を強化することがある。

次に、第2図は本発明の一実施例を説明する為の図である。N型シリコン領域1の表面にP型ベース領域2が形成されている。14は表面保護膜の為の二段化シリコン膜である。SBD部分は白金シリサイド膜16の上にチタンとタンクステンから成る膜によってアルミと白金シリサイドとの反応を防止する。一方N⁺型エミッタ領域13の上には高濃度の硅素を含むポリシリコン膜15があり、その上には前記チタンとタンクステンから成る膜17を介してアルミ電極18が設けられる。この様な構造ではエミッタ上のポリシリコン膜はシリ

サイド反応が無い為に、エミッタ領域の形成に最低必要な厚さにまで薄くする事が出来る。

以上の様に本発明によれば、高い歩留でかつ高い信頼性をもってエミッタ接合のリード又は枝線の恐れのない、かつエミッタ抵抗の小さい高速動作の実現し得る後絶ペターン化及び多層配線に有利なバイポーラトランジスタを得る事が出来る。

4. 図面の簡単な説明

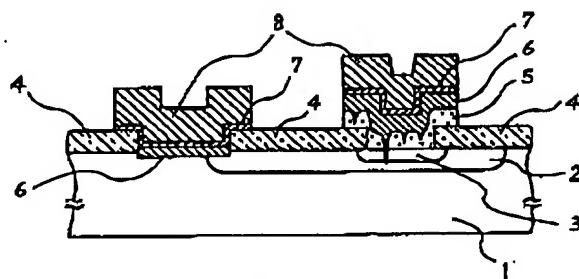
第1図は従来のSBDクランプ付きバイポーラトランジスタの断面図、第2図は本発明の一実施例のSBDクランプ付きバイポーラトランジスタの断面図である。

左の図において、1……N型シリコン領域、2……P型ベース領域、3……N⁺型エミッタ領域、4……表面保護膜、5……ポリシリコン膜、6……金属シリサイド膜、7……介在膜、8……配線金属膜、11……N型シリコン領域、12……P型ベース領域、13……N⁺型エミッタ領域、14……二酸化シリコン膜、15……ポリシリコン膜、

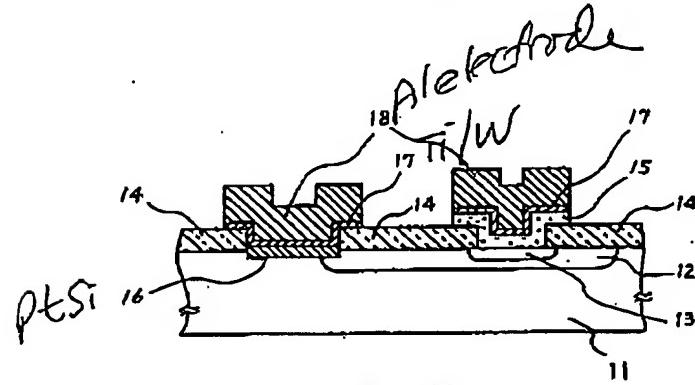
特開昭57-176762(3)

16……白金シリサイド膜、17……テタンとタンクステンから成る介在膜、18……アルミニウム膜、である。

代理人 効理士 内 原 雄



第1図



第2図